



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 09121066 A ✓

(43) Date of publication of application: 06 . 05 . 97

(51) Int. Cl. H01L 43/08  
 G11B 5/39  
 G11C 11/14  
 G11C 11/42  
 H01F 10/30  
 H01L 43/10

(21) Application number: 07294409

(22) Date of filing: 13 . 11 . 95

(30) Priority: 21 . 08 . 95 JP 07212165

(71) Applicant: MATSUSHITA ELECTRIC IND CO LTD

(72) Inventor: SAKAKIMA HIROSHI  
 UENOYAMA TAKESHI  
 KAWAWAKE YASUHIRO  
 IRIE YASUSUKE

## (54) MAGNETORESISTIVE EFFECT ELEMENT AND MEMORY ELEMENT

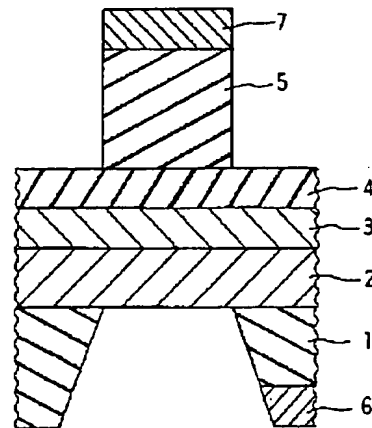
electron is utilized.

COPYRIGHT: (C)1997,JPO

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a magnetoresistive effect element exhibiting a significant variation of resistance with a small magnetic field and a memory element employing it.

**SOLUTION:** A semiconductor layer 2 serving as a window for exciting light is formed on a substrate 1 through a buffer layer and the like. A semiconductor layer 3 is then formed on the semiconductor layer 2 followed by formation of a nonmagnetic metal layer (or nonmagnetic insulation layer) 4. Subsequently, a magnetic layer 5 excellent in the rectangularity of magnetizing curve is formed on the nonmagnetic metal layer (or nonmagnetic insulation layer) 4 and electrodes 6, 7 are provided, respectively, on the lower surface of substrate 1 and on the magnetic layer 5. The semiconductor layer 2 serving as a window is irradiated with laser light to cause excitation of spin polarized electrons in the semiconductor layer 3 and the fact that the scattering of electrons on the interface of magnetic layer 5 depends upon the magnetizing direction of magnetic layer 5 and the spin polarized state of excited



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-121066

(43)公開日 平成9年(1997)5月6日

(51)Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 43/08			H 0 1 L 43/08	Z S
G 1 1 B 5/39			G 1 1 B 5/39	
G 1 1 C 11/14			G 1 1 C 11/14	F
11/42			11/42	D

審査請求 未請求 請求項の数13 O L (全 7 頁) 最終頁に続く

(21)出願番号 特願平7-294409

(22)出願日 平成7年(1995)11月13日

(31)優先権主張番号 特願平7-212165

(32)優先日 平7(1995)8月21日

(33)優先権主張国 日本 (J P)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 榎間 博

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 上野山 雄

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 川分 康博

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 弁理士 池内 寛幸 (外1名)

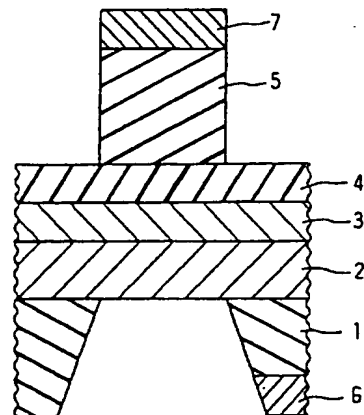
最終頁に続く

(54)【発明の名称】 磁気抵抗効果素子及びメモリー素子

(57)【要約】

【課題】 小さな磁界で大きな磁気抵抗変化を示す磁気抵抗効果素子及びこれを用いたメモリー素子を提供する。

【解決手段】 基板1の上に、バッファ層等を介して励起光用の窓となる半導体膜2を設ける。半導体膜2の上に半導体膜3を設け、半導体膜3の上に非磁性金属膜(あるいは非磁性絶縁膜)4を設ける。非磁性金属膜(あるいは非磁性絶縁膜)4の上に、磁化曲線の角型性が良好な磁性膜5を設ける。基板1の下面に電極6を設け、磁性膜5の上に電極7を設ける。窓用半導体膜2にレーザー光を照射して半導体膜3中にスピン偏極した電子を励起させ、磁性膜5の界面での電子の散乱が磁性膜5の磁化方向と励起された電子のスピン偏極状態に依存することを利用する。



- 1 基板
- 2 窓用半導体膜
- 3 半導体膜
- 4 非磁性金属膜
- 5 磁性膜
- 6, 7 電極

## 【特許請求の範囲】

【請求項1】 偏向可能な光源と、前記光源を用いた光励起により電子のスピン偏極が可能な半導体部と、前記半導体部に接して設けられた磁性膜部と、前記半導体部と前記磁性膜部のそれぞれに設けられた電極部とを備えた磁気抵抗効果素子。

【請求項2】 偏向可能な光源と、前記光源を用いた光励起により電子のスピン偏極が可能な半導体部と、前記半導体部に接して設けられた角型の磁化曲線を有する磁性膜部と、前記半導体部と前記磁性膜部のそれぞれに接して設けられた情報読み出し用導体線部と、前記磁性膜部の近傍に絶縁膜を介して設けられた情報記録用導体線部とを備えたメモリー素子。

【請求項3】 半導体部が格子定数の異なる2種類の半導体からなる請求項1に記載の磁気抵抗効果素子又は請求項2に記載のメモリー素子。

【請求項4】 磁性膜部と半導体部との間に非磁性金属膜が設けられた請求項1もしくは3に記載の磁気抵抗効果素子又は請求項2もしくは3に記載のメモリー素子。

【請求項5】 非磁性金属膜がCu、Ag及びAuから選ばれる少なくとも1つである請求項4に記載の磁気抵抗効果素子又はメモリー素子。

【請求項6】 非磁性金属膜が2種類の非磁性金属膜からなる請求項4に記載の磁気抵抗効果素子又はメモリー素子。

【請求項7】 2種類の非磁性金属膜のうち半導体部に接する側の膜がCsで形成され、磁性膜部に接する側の膜がCu、Ag及びAuから選ばれる少なくとも1つで形成されている請求項6に記載の磁気抵抗効果素子又はメモリー素子。

【請求項8】 非磁性金属膜の膜厚が100nm以下である請求項4～7のいずれかに記載の磁気抵抗効果素子又はメモリー素子。

【請求項9】 磁性膜部と半導体部との間に非磁性絶縁膜が設けられた請求項1もしくは3に記載の磁気抵抗効果素子又は請求項2もしくは3に記載のメモリー素子。

【請求項10】 非磁性絶縁膜が半導体部と類似の結晶構造を有する請求項9に記載の磁気抵抗効果素子又はメモリー素子。

【請求項11】 磁性膜部は、 $Ni_xCo_yFe_z$ を主成分とし、原子組成比が $X=0.6\sim0.9$ 、 $Y=0\sim0.4$ 、 $Z=0\sim0.3$ の範囲の強磁性膜である請求項1、3～10のいずれかに記載の磁気抵抗効果素子又は請求項2～10のいずれかに記載のメモリー素子。

【請求項12】 磁性膜部は、 $Ni_{x'}Co_{y'}Fe_{z'}$ を主成分とし、原子組成比が $X'=0\sim0.4$ 、 $Y'=0.2\sim0.95$ 、 $Z=0\sim0.5$ の範囲の強磁性膜である請求項1、3～10のいずれかに記載の磁気抵抗効果素子又は請求項2～10のいずれかに記載のメモリー素子。

【請求項13】 情報記録用導体線部が直交する2本の導体線からなり、前記2本の導体線を流れる電流によって生じる合成磁界の方向が、磁性膜部の磁化容易軸方向とほぼ同じ方向に設定されている請求項2に記載のメモリー素子。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、磁気ヘッドやセンサー等の磁気抵抗効果素子及びこれを利用したメモリー素子に関する。

【0002】

【従来の技術】近年、Cr、Ru等の金属非磁性薄膜を介して反強磁性的に結合している[Fe/Cr]、[Co/Ru]人工格子膜が強磁場(1～10kOe)で巨大磁気抵抗効果を示すことが発見された(フィジカルレビュー レター 61 第2472項(1988年); 同 64 第2304項(1990)(Physical Review Letter Vol. 61, p2472, 1988; 同 Vol. 64, p2304, 1990))。これらの膜は大きな磁気抵抗変化を示すものの、この磁気抵抗効果を生じさせるのに必要な磁界が数kOeと大きく、実用上問題があった。また、Cuからなる金属非磁性薄膜で分離され、磁氣的結合をしていない保磁力の異なる磁性薄膜Ni-FeとCoを用いた[Ni-Fe/Cu/Co]人工格子膜でも巨大磁気抵抗効果が発見され、室温印加磁界0.5kOeで磁気抵抗変化率が約8%のものが得られている(ジャーナル オブ フィジカル ソサイエティー オブ ジャパン 59第3061頁(1990年)(Journal of Physical Society of Japan Vol. 59, p3061, 1990))。しかし、この場合でも、実用上特性が十分ではなく、さらに小さな印加磁界でより大きな磁気抵抗変化を示す磁気抵抗効果素子の開発が要望されていた。微小印加磁界で動作するものとしては、反強磁性材料のFe-MnをNi-Fe/Cu/Ni-Feにつけたスピンバルブ型のものが提案されている(ジャーナル オブ マグネティズム アンド マグネティック マテリアルズ 93 第101頁(1991年)(Journal of Magnetism and Magnetic Materials 93, p101, 1991))。しかし、この場合には、磁気抵抗変化率が2～4%と小さくなるという問題点がある。

【0003】また、これらの人工格子磁気抵抗効果膜を用いたメモリー素子が提案されている。その1つは保磁力の異なる2種類の磁性層を用いたものであり(ジャパニーズ ジャーナル オブ アプライド フィジックス L415-417 1995 (Japanese Journal of Applied Physics

s, L415-417 1995)), もう1つは上記のスピバルブ膜を用いたものである(1995 ダイジェスト オブ インターマグ' 95 AP-03 1995 (Digest of InterMag' 95 AP-03 1995)). これらのメモリー素子の場合にも、読み出し出力の改善上、より大きな磁気抵抗変化を示すものが求められている。

#### 【0004】

【発明が解決しようとする課題】しかし、上記した従来の人工格子膜では、スピン偏極していない電子を用いるために磁性界面での散乱効率が悪く、理論上の磁気抵抗変化率が得られていないのが現状である。

【0005】本発明は、従来技術における前記課題を解決するため、スピン偏極した電子を用いることにより、小さな磁界で大きな磁気抵抗変化を示す磁気抵抗効果素子及び出力が大きなメモリー素子を提供することを目的とする。

#### 【0006】

【課題を解決するための手段】前記目的を達成するため、本発明に係る磁気抵抗効果素子は、偏向可能な光源と、前記光源を用いた光励起により電子のスピン偏極が可能な半導体部と、前記半導体部に接して設けられた磁性膜部と、前記半導体部と前記磁性膜部のそれぞれに設けられた電極部とを備えた構成を有するものである。このように、本発明の磁気抵抗効果素子は、従来の磁性膜を少なくとも2つ使用する人工格子磁気抵抗効果素子と異なり、磁性膜を1つしか使用せず、光励起によってスピン偏極が生じた半導体部の電子が磁性膜の磁化状態によってその界面での磁氣的散乱が大きく異なることを利用したものである。

【0007】また、前記本発明の磁気抵抗効果素子の構成においては、半導体部が格子定数の異なる2種類の半導体からなるのが好ましい。また、前記本発明の磁気抵抗効果素子の構成においては、磁性膜部と半導体部との間に非磁性金属膜が設けられているのが好ましい。また、この場合には、非磁性金属膜がCu、Ag及びAuから選ばれる少なくとも1つであるのが好ましい。また、この場合には、非磁性金属膜が2種類の非磁性金属膜からなるのが好ましい。この場合にはさらに、2種類の非磁性金属膜のうち半導体部に接する側の膜がCsで形成され、磁性膜部に接する側の膜がCu、Ag及びAuから選ばれる少なくとも1つで形成されているのが好ましい。また、この場合には、非磁性金属膜の膜厚が100nm以下であるのが好ましい。

【0008】また、前記本発明の磁気抵抗効果素子の構成においては、磁性膜部と半導体部との間に非磁性絶縁膜が設けられているのが好ましい。また、この場合には、非磁性絶縁膜が半導体部と類似の結晶構造を有するのが好ましい。

【0009】また、前記本発明の磁気抵抗効果素子の構

成においては、磁性膜部は、 $\text{Ni}_x\text{Co}_y\text{Fe}_z$ を主成分とし、原子組成比が $X=0.6\sim0.9$ 、 $Y=0\sim0.4$ 、 $Z=0\sim0.3$ の範囲の強磁性膜であるのが好ましい。

【0010】また、前記本発明の磁気抵抗効果素子の構成においては、磁性膜部は、 $\text{Ni}_x'\text{Co}_y'\text{Fe}_z'$ を主成分とし、原子組成比が $X'=0\sim0.4$ 、 $Y'=0.2\sim0.95$ 、 $Z=0\sim0.5$ の範囲の強磁性膜であるのが好ましい。

【0011】また、本発明に係るメモリー素子は、偏向可能な光源と、前記光源を用いた光励起により電子のスピン偏極が可能な半導体部と、前記半導体部に接して設けられた角型の磁化曲線を有する磁性膜部と、前記半導体部と前記磁性膜部のそれぞれに接して設けられた情報読み出し用導体線部と、前記磁性膜部の近傍に絶縁膜を介して設けられた情報記録用導体線部とを備えた構成を有するものである。このように、本発明のメモリー素子は、磁性膜に磁化曲線の角型性の良好なものを用い、その主構成要素として、磁性膜部と半導体部に接続された情報読み出し用導体線と、この磁性膜部の近傍に絶縁膜を介して設けられた情報記録用導体線とを有している。

【0012】また、前記本発明のメモリー素子の構成においては、半導体部が格子定数の異なる2種類の半導体からなるのが好ましい。また、前記本発明のメモリー素子の構成においては、磁性膜部と半導体部との間に非磁性金属膜が設けられているのが好ましい。また、この場合には、非磁性金属膜がCu、Ag及びAuから選ばれる少なくとも1つであるのが好ましい。また、この場合には、非磁性金属膜が2種類の非磁性金属膜からなるのが好ましい。この場合にはさらに、2種類の非磁性金属膜のうち半導体部に接する側の膜がCsで形成され、磁性膜部に接する側の膜がCu、Ag及びAuから選ばれる少なくとも1つで形成されているのが好ましい。また、この場合には、非磁性金属膜の膜厚が100nm以下であるのが好ましい。

【0013】また、前記本発明のメモリー素子の構成においては、磁性膜部と半導体部との間に非磁性絶縁膜が設けられているのが好ましい。また、この場合には、非磁性絶縁膜が半導体部と類似の結晶構造を有するのが好ましい。

【0014】また、前記本発明のメモリー素子の構成においては、磁性膜部は、 $\text{Ni}_x\text{Co}_y\text{Fe}_z$ を主成分とし、原子組成比が $X=0.6\sim0.9$ 、 $Y=0\sim0.4$ 、 $Z=0\sim0.3$ の範囲の強磁性膜であるのが好ましい。

【0015】また、前記本発明のメモリー素子の構成においては、磁性膜部は、 $\text{Ni}_x'\text{Co}_y'\text{Fe}_z'$ を主成分とし、原子組成比が $X'=0\sim0.4$ 、 $Y'=0.2\sim0.95$ 、 $Z=0\sim0.5$ の範囲の強磁性膜であるのが好ましい。

【0016】また、前記本発明のメモリー素子の構成においては、情報記録用導体線部が直交する2本の導体線からなり、前記2本の導体線を通る電流によって生じる合成磁界の方向が、磁性膜部の磁化容易軸方向とほぼ同じ方向に設定されているのが好ましい。

【0017】

【発明の実施の形態】前記本発明の磁気抵抗効果素子の構成によれば、偏向可能な光源と、前記光源を用いた光励起により電子のスピンの偏極が可能な半導体部と、前記半導体部に接して設けられた磁性膜部と、前記半導体部と前記磁性膜部のそれぞれに設けられた電極部とを備えていることにより、以下のような作用を奏することができる。すなわち、半導体レーザー等の偏向可能な光源を用いて半導体部に励起されたスピン偏極した電子は、半導体部と磁性膜部のそれぞれに設けられた電極部に電界を印加することにより、磁性膜部側の電極に向かって流れ、磁性膜部との界面で磁気的散乱を受ける。このとき、磁性膜部の磁化状態によってスピン偏極した電子の散乱確率が大きく異なる。従って、励起された電子のスピンをアップ状態かダウン状態にしておけば、磁性膜部に印加された検知すべき磁界によって磁性膜の磁化状態が変化して、磁性膜界面での偏極電子の散乱確率が変化する。これにより、半導体部と磁性膜部に設けられた電極間の磁気抵抗変化が生じるので、磁界変化を検知することができる。

【0018】また、前記本発明の磁気抵抗効果素子の構成において、半導体部が格子定数の異なる2種類の半導体からなるという好ましい例によれば、これによる応力によってバンドの縮退がさらに解け、より大きな偏極率を有する電子を光励起することが可能となる。

【0019】また、前記本発明の磁気抵抗効果素子の構成において、磁性膜部と半導体部との間に非磁性金属膜が設けられているという好ましい例によれば、磁性膜部と半導体部の界面での反応が防止され、良好な界面が得られる。そして、このような良好な界面とすることにより、界面での電子の磁気的散乱が高められる。また、この場合、非磁性金属膜がCu、Ag及びAuから選ばれる少なくとも1つであるという好ましい例によれば、磁性膜部／非磁性金属膜の平坦で明確な界面が容易に得られる。特に、非磁性金属膜としてCuを用いれば、大きな磁気抵抗変化率が実現される。また、この場合、非磁性金属膜が2種類の非磁性金属膜からなるという好ましい例によれば、磁性膜部から磁性膜部へ電子をスムーズに移動させることができる。この場合さらに、2種類の非磁性金属膜のうち半導体部に接する側の膜がCsで形成され、磁性膜部に接する側の膜がCu、Ag及びAuから選ばれる少なくとも1つで形成されているという好ましい例によれば、半導体部から磁性膜部へ電子を容易に移動させることができる。また、この場合、非磁性金属膜の膜厚が100nm以下であるという好ましい例に

よれば、電子がスピン状態のメモリーを失うことがない。

【0020】また、前記本発明の磁気抵抗効果素子の構成において、磁性膜部と半導体部との間に非磁性絶縁膜が設けられているという好ましい例によれば、磁性膜部と半導体部の界面での反応が防止され、良好な界面が得られる。そして、このような良好な界面とすることにより、界面での電子の磁気的散乱が高められる。また、この場合、非磁性絶縁膜が半導体部と類似の結晶構造を有するという好ましい例によれば、半導体部上に非磁性絶縁膜をエピタキシャル成長させることが可能で、電子のトンネル効果を効率良く生かすことができる。このような非磁性絶縁膜は、半導体部の組成を少し変化させてバンドギャップを広くすることによって得られる。

【0021】また、前記本発明の磁気抵抗効果素子の構成において、磁性膜部は、 $\text{Ni}_x\text{Co}_y\text{Fe}_z$ を主成分とし、原子組成比が $X=0.6\sim0.9$ 、 $Y=0\sim0.4$ 、 $Z=0\sim0.3$ の範囲の強磁性膜であるという好ましい例によれば、磁気抵抗変化が生じやすく、弱磁界で容易に磁化反転する磁性膜部が得られる。

【0022】また、前記本発明の磁気抵抗効果素子の構成において、磁性膜部は、 $\text{Ni}_x'\text{Co}_y'\text{Fe}_z'$ を主成分とし、原子組成比が $X'=0\sim0.4$ 、 $Y'=0.2\sim0.95$ 、 $Z=0\sim0.5$ の範囲の強磁性膜であるという好ましい例によれば、さらに大きな磁気抵抗変化率が実現される。

【0023】また、前記本発明のメモリー素子の構成によれば、偏向可能な光源と、前記光源を用いた光励起により電子のスピンの偏極が可能な半導体部と、前記半導体部に接して設けられた角型の磁化曲線を有する磁性膜部と、前記半導体部と前記磁性膜部のそれぞれに接して設けられた情報読み出し用導体線部と、前記磁性膜部の近傍に絶縁膜を介して設けられた情報記録用導体線部とを備えていることにより、以下のような作用を奏することができる。すなわち、情報記録用導体線部に電流を流し、磁性膜部の保磁力以上の磁界を発生させて磁性膜部を磁化することにより、磁性膜部に情報を記録することができる。磁性膜部の磁化曲線の角型性が良好な場合には、その保磁力以下の磁界では磁化反転せず、記録された情報が保持される。また、光励起によってアップ状態かダウン状態の一方にスピン偏極した電子を半導体部に発生させ、情報が記録された磁性膜部の磁化状態によって半導体部と磁性膜部に設けられた電極間の抵抗が異なることを利用して情報の読み出しを行うことができる。また、上記の情報記録用導体線部に変化する微小電流を入力し、これによって発生する磁界を用いて磁性膜部の磁化状態を変化させ、半導体部と磁性膜部のいずれかに負荷を接続して出力部を設ければ、増幅素子として機能させることもできる。但し、線形性の良好な増幅素子を得るためには、情報記録用導体線部によって発生される

磁界方向を磁性膜部の困難軸方向に一致させるのが望ましい。

【0024】また、前記本発明のメモリー素子の構成において、情報記録用導体線部が直交する2本の導体線からなり、前記2本の導体線を流れる電流によって生じる合成磁界の方向が、磁性膜部の磁化容易軸方向とほぼ同じ方向に設定されているという好ましい例によれば、多ビットのメモリー素子が実現される。

【0025】

【実施例】以下、実施例を用いて本発明をさらに具体的に説明する。図1は本発明に係る磁気抵抗効果素子の一実施例を示す概略断面図である。図1に示すように、基板1の上には、バッファ層等を介して励起光用の窓となる半導体膜2が設けられている。半導体膜2の上には半導体膜3が設けられており、半導体膜3の上には非磁性金属膜（あるいは非磁性絶縁膜）4が設けられている。非磁性金属膜（あるいは非磁性絶縁膜）4の上には、磁化曲線の角型性が良好な磁性膜5が設けられている。基板1の下面には電極6が設けられており、磁性膜5の上には電極7が設けられている。レーザー光は窓用半導体膜2を通り、この窓用半導体膜2の上に設けられた半導体膜3に照射される。これにより、半導体膜3内にスピン偏極した電子が光励起される。基板1側と磁性膜5側に設けられた電極6、7に電界を印加すると、このスピン偏極した電子は半導体膜3から中間に設けられた非磁性金属膜（あるいは非磁性絶縁膜）4を通り磁性膜5に向かって流れ、磁性膜5との界面で磁氣的散乱を受ける。このとき、磁性膜5の磁化状態によってスピン偏極した電子の散乱確率が大きく異なる。従って、励起された電子のスピンをアップ状態かダウン状態にしておけば、磁性膜5に印加された検知すべき磁界によって磁性膜5の磁化状態が変化し、磁性膜5の界面での偏極電子の散乱確率が変化する。これにより、基板1と磁性膜5に設けられた電極6、7間で磁気抵抗変化が生じるので、磁界変化を検知することができる。尚、場合によっては、非磁性金属膜（あるいは非磁性絶縁膜）4は設けなくてもよい。このように磁気抵抗効果素子として用いる場合には、外部磁界で磁性膜5の磁化状態を変化させることによって素子を動作させることができる。

【0026】図2は本発明に係るメモリー素子の一実施例を示す概略断面図である。図2に示すように、磁性膜5の近傍には、電気絶縁部9を介して情報記録用の導体線8が設けられている。尚、他の構成は上記した磁気抵抗効果素子の構成（図1）と同じであるため、同じ部材には同一符号を付してその説明は省略する。この場合、電極6から電極7に至る経路によって情報読み出し用導体線部が構成されている。このようなメモリー素子として用いる場合には、磁性膜5の近傍に設けられた導体線8に電流を流し、磁性膜5の保磁力以上の磁界を発生させて磁性膜5をある方向に磁化する。これにより、磁性

膜5に情報が記録される。磁性膜5の磁化曲線の角型性が良好な場合には、その保磁力以下の磁界では磁化反転せず、記録された情報が保持される。また、光励起によって例えば常にアップ状態にスピン偏極した電子のみを発生させ、情報が記録された磁性膜5の磁化方向に依存して磁性膜5の界面でこの電子が散乱され易いか否か（すなわち、抵抗が高いか低いか）で情報の読み出しを行うことができる。

【0027】多ビットのメモリー素子を構成する場合には、図3に示すように、この素子（磁性膜5）をマトリックス状に配置し、情報記録用の導体線8、8'を各素子上で交差するように格子状にめぐらす。そして、導体線8、8'を流れる電流によって生じる合成磁界の方向を、磁性膜5の磁化容易軸方向とほぼ同じ方向に設定する。素子間を絶縁するには、B（ホウ素）、H（水素）、O（酸素）等のイオンを注入すること等によって素子間に絶縁部を設けてもよいし、ミリング、エッチング等により半導体膜部を切って分離してもよい。

【0028】光励起によってスピン偏極した電子を発生させるには、半導体レーザー等を光源として、半導体膜3に、そのバンドギャップに対応する波長の光を照射すればよい。これにより、その際励起された電子がアップスピン（+1/2）状態になる確率とダウンスピン（-1/2）状態になる確率の差異によりスピン偏極した電子が得られる。具体的な例を挙げれば、GaAsの場合、 $\Gamma$ 点のPバンドには4重に縮退した $P_{3/2}$ と2重に縮退した $P_{1/2}$ があり、偏向したレーザー光を照射することによって50%の偏極率を有する電子を導電帯に励起することが可能である。また、GaAsP膜の上に、これとは格子定数の異なるGaAs膜を形成したものを半導体膜3として用いれば、これによる応力によってバンドの縮退がさらに解け、より大きな偏極率を有する電子を光励起することが可能となる。

【0029】磁性膜としては、磁気抵抗変化が生じやすく、弱磁界で容易に磁化反転する $Ni_xCo_yFe_z$ を主成分とし、原子組成比が $X=0.6\sim0.9$ 、 $Y=0\sim0.4$ 、 $Z=0\sim0.3$ の $Ni-rich$ の磁性膜が望ましい。その代表的なものとしては、 $Ni_{0.8}Co_{0.15}Fe_{0.05}$ 、 $Ni_{0.68}Co_{0.2}Fe_{0.12}$ 等がある。また、これらよりやや動作磁界が大きくなるが、より大きな磁気抵抗変化が得られるものとして、 $Ni_x'Co_y'Fe_z'$ を主成分とし、原子組成比が $X'=0\sim0.4$ 、 $Y'=0.2\sim0.95$ 、 $Z'=0\sim0.5$ の $Co-rich$ の磁性膜がある。その代表的なものとしては、 $Co_{0.9}Fe_{0.1}$ 、 $Co_{0.7}Ni_{0.1}Fe_{0.2}$ 等がある。

【0030】半導体膜3の上に磁性膜5を直接形成すると、場合によっては反応が生じたり、界面の綺麗なものが得られず、大きな磁気抵抗変化率を得ることができない場合がある。このような場合には、上記したように、両者の界面に非磁性金属膜（あるいはトンネル効果をも

考慮した非磁性絶縁膜) 4 を挿入するのが望ましい。

【0031】非磁性金属膜としては、磁性膜界面での反応が少なく、固溶し難いものが望ましい。磁性膜/非磁性金属膜の平坦で明確な界面を容易に得ることができることから、非磁性金属膜としてはCu、Ag及びAuから選ばれる少なくとも1つであるのが望ましく、特に大きな磁気抵抗変化率を得るためにはCuが望ましい。この非磁性金属膜の膜厚が100nmよりも厚くなると電子がスピン状態のメモリーを失うので、非磁性金属膜の膜厚は100nm以下にするのが望ましい。

【0032】また、半導体膜3から磁性膜5へ電子を容易に移動させるには、半導体膜側にCs等の非磁性金属膜を形成することが有効である。従って、非磁性金属膜は、これらCs等の膜を半導体膜3と接する側に設け、上記したCu等の膜を磁性膜5と接する側に設けた構成としてもよい。

【0033】非磁性絶縁膜を挿入する場合には、トンネル効果を考慮すると、膜厚は少なくとも10nm以下にする必要がある。さらに、非磁性絶縁膜の組成としては、半導体膜3とほぼ同じ組成で、かつ、バンドギャップが大きく絶縁体として振る舞う膜が望ましい。

【0034】以下に、具体的な実施例を挙げて本発明をさらに詳細に説明する。

〈第1の実施例〉分子線エビタキシ(MBE)を用いて、GaAs基板上にGaAs膜バッファ層を介して厚さ約1μmの窓用のAlGaAs膜を形成し、このAlGaAs膜の上にスピン偏極電子発生用の厚さ約50nmのGaAs膜を成膜した。さらに、このGaAs膜の上に厚さ約5nmのCu膜と厚さ約5nmのNi<sub>0.7</sub>Co<sub>0.2</sub>Fe<sub>0.12</sub>磁性膜を形成し、基板側と磁性膜側にそれぞれ電極を設けて磁気抵抗効果素子を作製した。

【0035】この素子に一方に偏光した波長830nmの半導体レーザー光を照射した状態で、約200eの磁界を印加してその磁化方向を反転させ、電極に電圧を印加して素子の磁気抵抗変化を測定したところ、約30%の磁気抵抗変化率が得られた。

【0036】〈第2の実施例〉上記第1の実施例と同様に分子線エビタキシ(MBE)を用いて、GaAs基板上にGaAs膜バッファ層を介して厚さ約2μmの窓用のGaAs<sub>0.75</sub>P<sub>0.25</sub>膜を形成し、このGaAs<sub>0.75</sub>P<sub>0.25</sub>膜の上にスピン偏極電子発生用の厚さ約100nmのGaAs膜を成膜した。さらに、このGaAs膜の上に厚さ約10nmのCu膜と厚さ約5nmのCo<sub>0.7</sub>Fe<sub>0.2</sub>Ni<sub>0.1</sub>磁性膜を形成し、基板側と磁性膜側にそれぞれ電極を設けて磁気抵抗効果素子を作製した。

【0037】この素子に一方に偏光した波長830nmの半導体レーザー光を照射した状態で、約500eの磁界を印加してその磁化方向を反転させ、電極に電圧を印加して素子の磁気抵抗変化を測定したところ、約50%の磁気抵抗変化率が得られた。

【0038】〈第3の実施例〉上記第1の実施例と同様に分子線エビタキシ(MBE)を用いて、GaAs基板上にGaAs膜バッファ層を介して厚さ約2μmの窓用のGaAs<sub>0.75</sub>P<sub>0.25</sub>膜を形成し、このGaAs<sub>0.75</sub>P<sub>0.25</sub>膜の上にスピン偏極電子発生用の厚さ約100nmのGaAs膜を成膜した。さらに、このGaAs膜の上に厚さ約5nmのAl<sub>0.3</sub>Ga<sub>0.7</sub>As絶縁膜と厚さ約5nmのCo<sub>0.7</sub>Fe<sub>0.2</sub>Ni<sub>0.1</sub>磁性膜を形成し、基板側と磁性膜側にそれぞれ電極を設けて磁気抵抗効果素子を作製した。

【0039】この素子に一方に偏光した波長830nmの半導体レーザー光を照射した状態で、約500eの磁界を印加してその磁化方向を反転させ、電極に電圧を印加して素子の磁気抵抗変化を測定したところ、約70%の磁気抵抗変化率が得られた。

【0040】〈第4の実施例〉上記第1の実施例と同様に分子線エビタキシ(MBE)を用いて、GaAs基板上にGaAs膜バッファ層を介して厚さ約1μmの窓用のAlGaAs膜を形成し、このAlGaAs膜の上にスピン偏極電子発生用の厚さ約50nmのGaAs膜を成膜した。さらに、このGaAs膜の上に厚さ約5nmのCu膜と厚さ約5nmのNi<sub>0.7</sub>Co<sub>0.2</sub>Fe<sub>0.12</sub>磁性膜を形成し、基板側と磁性膜側にそれぞれ電極を設けた。さらに、磁性膜近傍に絶縁膜を介してAu導体線を形成し、1ビットのメモリー素子を作製した。

【0041】Au導体線に電流を流してこの素子の磁性膜を一方に磁化した後、この素子に一方に偏光した波長830nmの半導体レーザー光を照射した状態で、電極に電圧を印加して素子の磁気抵抗変化を測定したところ、磁性膜の磁化方向によって大きな磁気抵抗変化が生じる場合と生じない場合があることが分かった。このことは、この素子がメモリー素子として動作可能であることを示している。

【0042】

【発明の効果】以上説明したように、本発明によれば、小さな磁界で大きな磁気抵抗変化を示す磁気抵抗効果素子及び固体メモリー素子を実現される。

【図面の簡単な説明】

【図1】本発明に係る磁気抵抗効果素子の一実施例を示す概略断面図である。

【図2】本発明に係るメモリー素子の一実施例を示す概略断面図である。

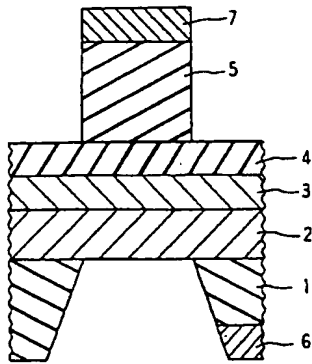
【図3】本発明の多ビットのメモリー素子の一実施例を示す概略平面図である。

【符号の説明】

- 1: 基板
- 2: 窓用半導体膜
- 3: 半導体膜
- 4: 非磁性金属膜 (あるいは非磁性絶縁膜)
- 5: 磁性膜

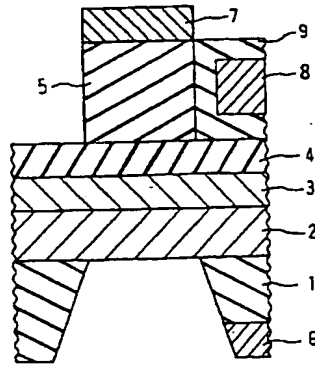
6、7：電極

【図1】

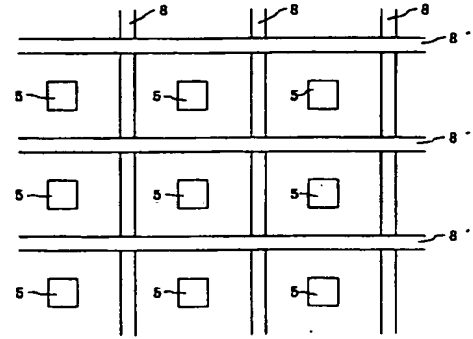


- 1 基板  
2 応用半導体膜  
3 半導体膜  
4 非磁性金属膜  
5 磁性膜  
6、7 電極

【図2】



【図3】



- 5：磁性膜  
8、8'：情報記憶用導体膜

フロントページの続き

(51)Int.Cl.6

H01F 10/30

H01L 43/10

識別記号

庁内整理番号

FI

H01F 10/30

H01L 43/10

技術表示箇所

C11-12

(72)発明者 入江 庸介

大阪府門真市大字門真1006番地 松下電器

産業株式会社内